

SYLABUS

DOTYCZY CYKLU KSZTAŁCENIA 2023/2024 – 2026/2027

(skrajne daty)

Rok akademicki 2025/2026

1. PODSTAWOWE INFORMACJE O PRZEDMIOCIE

| | |
|---|---------------------------------------|
| Nazwa przedmiotu | Układy mikroprocesorowe i FPGA |
| Kod przedmiotu* | |
| Nazwa jednostki prowadzącej kierunek | Kolegium Nauk Przyrodniczych |
| Nazwa jednostki realizującej przedmiot | Kolegium Nauk Przyrodniczych |
| Kierunek studiów | Mechatronika |
| Poziom studiów | Studia I stopnia |
| Profil | Praktyczny |
| Forma studiów | Niestacjonarne |
| Rok i semestr/y studiów | Rok III, semestr 6 |
| Rodzaj przedmiotu | specjalnościowy |
| Język wykładowy | polski |
| Koordinator | dr inż. M. Grochowina |
| Imię i nazwisko osoby prowadzącej / osób prowadzących | dr inż. M. Grochowina |

* -opcjonalnie, zgodnie z ustaleniami w Jednostce

1.1. Formy zajęć dydaktycznych, wymiar godzin i punktów ECTS

| Semestr (nr) | Wykł. | Ćw. | Konw | Lab. | Sem. | ZP | Prakt. | Inne (zajęcia projektowe) | Liczba pkt. ECTS |
|--------------|-------|-----|------|------|------|----|--------|---------------------------|------------------|
| 6 | 9 | | | 18 | | | | 9 | 5 |

1.2. Sposób realizacji zajęć

X zajęcia w formie tradycyjnej

 zajęcia realizowane z wykorzystaniem metod i technik kształcenia na odległość**1.3 Forma zaliczenia przedmiotu (z toku)**

Wykład – egzamin

Ćwiczenia laboratoryjne – zaliczenie z oceną.

Projekt – zaliczenie z oceną.

2. WYMAGANIA WSTĘPNE

Znajomość zagadnień z przedmiotu Podstawy programowania, Podstawy elektroniki

3. CELE, EFEKTY UCZENIA SIĘ, TREŚCI PROGRAMOWE I STOSOWANE METODY DYDAKTYCZNE

3.1 Cele przedmiotu

| | |
|----|---|
| C1 | Zapoznanie z technikami projektowania układów logicznych w programowalnych strukturach FPGA |
| C2 | Nabycie praktycznych umiejętności w zakresie opisu sprzętu z zastosowaniem języka Verilog |

3.2 Efekty uczenia się dla przedmiotu

| EK (efekt uczenia się) | Treść efektu uczenia się zdefiniowanego dla przedmiotu | Odniesienie do efektów kierunkowych ¹ |
|------------------------|---|--|
| EK_01 | Zna zagadnienia z zakresu urządzeń elektrycznych i elektronicznych oraz z zakresu komunikacji pomiędzy komponentami systemu mikroprocesorowego | K_Wo8 |
| EK_02 | Zna zagadnienia z programowania niskopoziomowego, architektury komputerów i budowy systemów operacyjnych w zakresie niezbędnym do zarządzania środowiskami programistycznymi systemów mikroprocesorowych. | K_Wo9 |
| EK_03 | Zna problemy cywilizacyjne wynikające z powszechnej cyfryzacji | K_W12 |
| EK_04 | Potrafi wykorzystać systemy mikroprocesorowe do pomiarów oraz analiz sygnałów cyfrowych | K_U11 |
| EK_05 | Potrafi opracować algorytm z zastosowaniem języka opisu sprzętu | K_U13 |
| EK_06 | Potrafi posługiwać się językiem obcym w celu pozyskiwania informacji niezbędnych do pracy z układami cyfrowymi. | K_U16 |
| EK_07 | Potrafi zaplanować pracę zespołową oraz indywidualną w sposób gwarantujący terminową realizację rozwiązywanego zadania. | K_U18 |
| EK_08 | Rozumie konieczność aktualizacji swojej wiedzy w procesie samokształcenia i potrafi odpowiednio ten proces zaplanować. | K_U19 K_Ko1 |

¹ W przypadku ścieżki kształcenia prowadzącej do uzyskania kwalifikacji nauczycielskich uwzględnić również efekty uczenia się ze standardów kształcenia przygotowującego do wykonywania zawodu nauczyciela.

3.3 Treści programowe

A. Problematyka wykładu

| |
|--|
| Treści merytoryczne |
| 1. Podstawy języków opisu sprzętu na przykładzie języka Verilog, składnia, zmienne, moduły, instancje. |
| 2. Obsługa środowiska Xilinx Ise Webpack, symulator, programowanie przez Jtag, narzędzia Pace i Impact |
| 2. Behawioralny opis projektowanych układów, układy logiczne (sieci bramek) |
| 3. Układy kombinacyjne, wprowadzenie do procesów, klauzula @always |
| 4. Układy sekwencyjne, klauzula @always |
| 5. Automaty stanów skończonych, automat Moore'a i automat Mealy'ego |
| 6. Projektowanie układów logicznych dostosowanych do specjalnych wymagań |
| 7. Softprocesory, procesor jako automat skończony, podsumowanie |

B. Problematyka ćwiczeń laboratoryjnych

| |
|---|
| Treści merytoryczne |
| 1. zajęcia organizacyjne, BHP, warunki zaliczenia, obsługa podstawowych narzędzi pracy |
| 2. Obsługa środowiska Xilinx Ise Webpack, symulator, programowanie układów CPLD przez Jtag, narzędzia Pace i Impact |
| 3. Układy kombinacyjne, multiplekser, demultiplekser. |
| 4. Układy kombinacyjne, konwertery kodów. |
| 5. Układy sekwencyjne, liczniki binarne, BCD, Johnsona, Graya, jedno i dwukierunkowe. |
| 6. Układy sekwencyjne, dzielniki częstotliwości, bramkowanie sygnału zegarowego |
| 7. Układy sekwencyjne, układy złożone z wielu modułów/instancji, łączenie liczników i rejestrów z układami dekodatorów. |
| 8. Układy sekwencyjne, wyświetlacze multipleksowane. |
| 9. Układy sekwencyjne, detekcja impulsów i zboczy, eliminacja drgań zestyków. |
| 10. Układy sekwencyjne, obsługa enkodera kwadraturowego. |
| 11. Układy sekwencyjne, automat Moore'a. |
| 12. Układy sekwencyjne, generator PWM. |
| 13. Układy sekwencyjne, pomiar szerokości impulsów. |
| 14. Układy sekwencyjne, obsługa detektora zbliżeniowego. |
| 15. Kolokwium zaliczeniowe |

C. Problematyka zajęć projektowych

| |
|---|
| Treści merytoryczne |
| 1. Proces projektowania układów logicznych w oparciu o język opisu sprzętu |
| 2. Implementacja opracowanego modelu w postaci kodu opisu sprzętu |
| 3. Prezentacja rozwiązań sukcesywnie w trakcie realizacji projektu oraz jego formy końcowej |

3.4 Metody dydaktyczne

Wykład – wykłady z prezentacją multimedialną,

Ćwiczenia laboratoryjne – rozwiązywanie zadań, praca w grupach, analiza przykładów, dyskusja.

Projekt - projektowania układów logicznych, praca indywidualna, dyskusja.

4. METODY I KRYTERIA OCENY

4.1 Sposoby weryfikacji efektów uczenia się

| Symbol efektu | Metody oceny efektów uczenia się (np.: kolokwium, egzamin ustny, egzamin pisemny, projekt, sprawozdanie, obserwacja w trakcie zajęć) | Forma zajęć dydaktycznych (w., ćw., ...) |
|---------------|--|--|
| EK_01 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_02 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_03 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_04 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_05 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_06 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_07 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |
| EK_08 | Egzamin, kolokwium, sprawozdanie, wykonanie ćwiczeń, zaliczenie sprawdzianów, realizacja projektu | w., lab., zajęcia projektowe |

4.2 Warunki zaliczenia przedmiotu (kryteria oceniania)

Egzamin - uzyskanie co najmniej 50% punktów z egzaminu.

Punktacja przyjęta podczas oceny egzaminu:

| Ocena z przedmiotu | | | | | | |
|------------------------|------------|-------------|-------------|-------------|-------------|--------------|
| Przedział punktacji | 0%- 50% | 51%- 60% | 61%- 70% | 71%- 80% | 81%- 90% | 91%- 100% |
| Ocena | 2,0 | 3,0 | 3,5 | 4,0 | 4,5 | 5,0 |

Wykład – obecność na zajęciach

Ćwiczenia laboratoryjne – ocena z odpowiedzi i/lub sprawdzianów wejściowych; aktywność na zajęciach, kolokwium zaliczeniowe.

Kolokwium w formie praktycznej realizacji zadania zaliczeniowego - ocenę pozytywną z kolokwium student uzyskuje w przypadku poprawnej syntezy, symulacji, zaprogramowania w pamięci układu CPLD oraz uruchomienia zadanego układu logicznego

Ocenę końcową z laboratorium oblicza się na podstawie średniej ocen otrzymanych z kolokwium i odpowiedzi / sprawdzianów oraz z aktywności w proporcji 50% ocena z kolokwium i 25% ocena aktywności, 25% ocena ze sprawdzianów wejściowych, przy czym wszystkie oceny muszą być pozytywne.

Projekt – ocena wykonanego projektu i jego dokumentacji (schemat, źródła i symulacja); ocena z odpowiedzi na zadane pytania z zakresu zrealizowanego projektu. Ocenę końcową z projektu oblicza się jako średnią arytmetyczną ocen uzyskanych za napisany program, dokumentację i odpowiedź.

5. CAŁKOWITY NAKŁAD PRACY STUDENTA POTRZEBNY DO OSIĄGNIĘCIA ZAŁOŻONYCH EFEKTÓW W GODZINACH ORAZ PUNKTACH ECTS

| Forma aktywności | Średnia liczba godzin na zrealizowanie aktywności |
|---|---|
| Godziny z harmonogramu studiów | 36 |
| Inne z udziałem nauczyciela akademickiego (udział w konsultacjach, egzaminie) | 5 |
| Godziny niekontaktowe – praca własna studenta (przygotowanie do zajęć, egzaminu, napisanie referatu itp.) | 84 |
| SUMA GODZIN | 125 |
| SUMARYCZNA LICZBA PUNKTÓW ECTS | 5 |

* Należy uwzględnić, że 1 pkt ECTS odpowiada 25-30 godzin całkowitego nakładu pracy studenta.

6. PRAKTYKI ZAWODOWE W RAMACH PRZEDMIOTU

| | |
|----------------------------------|------|
| wymiar godzinowy | n.d. |
| zasady i formy odbywania praktyk | n.d. |

7. LITERATURA

| |
|--|
| <p>Literatura podstawowa:</p> <ul style="list-style-type: none"> • Hajduk, Zbigniew. <i>Wprowadzenie do języka Verilog</i>. Wydawnictwo BTC, 2009. • Bieganski, Jacek, and Grzegorz Wawrzyniak. "„Język Verilog w projektowaniu układów FPGA." <i>Zielona Góra</i> (2001). • Włodzimierz Wrona. <i>VERILOG język w projektowaniu układów cyfrowych</i>, Pracownia Komputerowa Jacka Skalmierskiego,(2009). • Xilinx ISE Design Suite 14: Release Notes • XC9500 In-System Programmable CPLD Family Data |
| <p>Literatura uzupełniająca:</p> <ul style="list-style-type: none"> • Krupa, Krzysztof, and Marcin Grochowina. "Microprocessor implementation of the sound source location process based on the correlation of signals." <i>2018 Signal Processing: Algorithms, Architectures, Arrangements, and Applications (SPA)</i>. IEEE, 2018. |

Akceptacja Kierownika Jednostki lub osoby upoważnionej